

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problems Mailbox.**

powered by Dialog

LIGHT EMITTING DIODE**Publication Number:** 06-005912 (JP 6005912 A) , January 14, 1994**Inventors:**

- WATANABE MASANORI
- YAMAMOTO OSAMU
- SASAKI KAZUAKI
- MATSUMOTO AKIHIRO
- NAKATSU HIROSHI

Applicants

- SHARP CORP (A Japanese Company or Corporation), JP (Japan)

Application Number: 04-159242 (JP 92159242) , June 18, 1992**International Class (IPC Edition 5):**

- H01L-033/00

JAPIO Class:

- 42.2 (ELECTRONICS--- Solid State Components)

JAPIO Keywords:

- R095 (ELECTRONIC MATERIALS--- Semiconductor Mixed Crystals)
- R116 (ELECTRONIC MATERIALS--- Light Emitting Diodes, LED)

Abstract:

PURPOSE: To provide a light emitting diode capable of improving external quantum efficiency by decreasing invalid emission.

CONSTITUTION: There are a surface electrode 16, a pad portion 18 and primary branches 19a,... 19d extending linearly from the pad 18 on the surface 30 of a light emitting diode (semiconductor chip). Moreover, there are at least secondary branches 20a, 20b and 20c extending linearly from the primary branches 19a,... 19d and tertiary branches 22a, 22b and 22c extending linearly from each of the secondary branches 20a, 20b and 20c. Along the pattern of this surface electrode 16, a semiconductor layer 31 including a light emitting layer 31 is provided directly below it. The semiconductor layer 31 has a projected mesa shape on the chip surface 30. (From: *Patent Abstracts of Japan*, Section: E, Section No. 1535, Vol. 18, No. 202, Pg. 2, April 08, 1994)

JAPIO

© 2002 Japan Patent Information Organization. All rights reserved.
Dialog® File Number 347 Accession Number 4362012

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平6-5912

(43)公開日 平成6年(1994)1月14日

(51)Int.Cl.⁵

識別記号

庁内整理番号

F I

技術表示箇所

H 0 1 L 33/00

A 8934-4M

審査請求 未請求 請求項の数3(全 9 頁)

(21)出願番号 特願平4-159242

(22)出願日 平成4年(1992)6月18日

(71)出願人 000005049

シャープ株式会社

大阪府大阪市阿倍野区長池町22番22号

(72)発明者 渡辺 昌規

大阪府大阪市阿倍野区長池町22番22号

シャープ株式会社内

(72)発明者 山本 修

大阪府大阪市阿倍野区長池町22番22号

シャープ株式会社内

(72)発明者 佐々木 和明

大阪府大阪市阿倍野区長池町22番22号

シャープ株式会社内

(74)代理人 弁理士 青山 葆 (外1名)

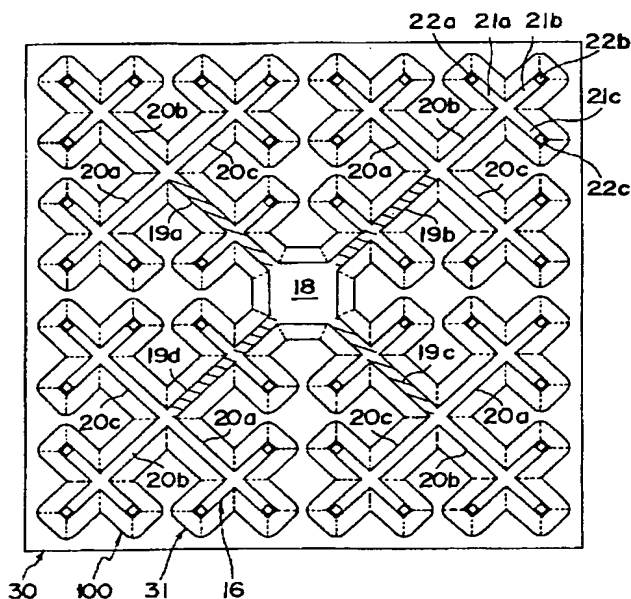
最終頁に続く

(54)【発明の名称】 発光ダイオード

(57)【要約】

【目的】 無効発光を減少させて外部量子効率を改善できる発光ダイオードを提供する。

【構成】 発光ダイオード(半導体チップ)の表面30に設けられた表面電極16とパッド部18と、このパッド部18から線状に延びる第1次の分枝19a、…、19dを有する。さらに、各第1次の分枝19a、…、19dから分岐して線状に延びる第2次の分枝20a、20b、20cと、各第2次の分枝20a、20b、20cから分岐して線状に延びる第3次の分枝22a、22b、22cを少なくとも有する。この表面電極16のパターンに沿って、発光層を含む半導体層31が直下に設けられている。半導体層31は、チップ表面30で突起したメサ状をなしている。



【特許請求の範囲】

【請求項1】 半導体チップの表面に、発光層を含む半導体層と表面電極とが順に積層され、上記発光層が発した光を上記半導体層のうち上記表面電極で覆われていない部分からチップ外へ光を出射する発光ダイオードにおいて、

上記表面電極は、パッド部と、上記パッド部から線状に延びる第1次の分枝と、上記第1次の分枝から分岐して線状に延びる第2次の分枝と、さらに上記第2次の分枝から分岐して線状に延びる第3次の分枝を少なくとも有し、

上記半導体層は、上記表面電極のパターンに沿って設けられ、上記チップ表面で突起したメサ状をなしていることを特徴とする発光ダイオード。

【請求項2】 半導体チップの表面に、発光層を含む半導体層と表面電極とが順に積層され、上記発光層が発した光を上記半導体層のうち上記表面電極で覆われていない部分からチップ外へ光を出射する発光ダイオードにおいて、

上記表面電極は、パッド部と、上記パッド部から線状に延びる第1次の分枝と、上記第1次の分枝から分岐して線状に延びる第2次の分枝と、さらに上記第2次の分枝から分岐して線状に延びる第3次の分枝を少なくとも有し、

上記半導体層は、上記表面電極の最高次の分枝の先端毎に設けられ、それぞれ上記チップ表面で突起したメサ状をなしていることを特徴とする発光ダイオード。

【請求項3】 上記表面電極の最高次の分枝の先端と上記半導体層とは電気的に接触している一方、上記表面電極の残りの部分と上記半導体層とは電気的に接触していないことを特徴とする請求項1または請求項2に記載の発光ダイオード。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 この発明は、表示用などに用いられる発光ダイオードに関する。

【0002】

【従来の技術】 近年、黄色ないし緑色の光を発する発光ダイオード(LED)として、GaAsPまたはGaP系材料の他に、AlGaInP系材料を用いたものが開発されつつある。

【0003】 従来のAlGaInP系LEDとしては、図6および図7に示すようなものがある(図6はLED表面を示し、図7は図6におけるVII-VII線矢視断面を示している。)。このLEDは次のようにして作製されている。まず、図7に示すように、n型GaAs基板190の表面180にn型AlGaInPクラッド層191、アンドープAlGaInP発光層192、p型AlGaInPクラッド層193、p型GaAsコンタクト層194、表面電極(例えば、AuZn)195を全面に積層する。次に、積

層した表面電極195と各層194、193、192、191を基板表面190aに至るまで選択的に除去し、所定の部分を残してメサ(台形)部200を構成する。メサ部200のパターン(表面電極195のパターンに略等しい)は、図6に示すように、ワイヤボンドを行うためのパッド部198と、このパッド部198から延びる横方向のメサ分枝199a、199bと、この横方向のメサ分枝199a、199bに交差する縦方向のメサ分枝200a、…、200hとを組み合わせたものとしている。この後、図7に示すように、基板190の裏面に裏面電極196を形成する。

【0004】 図7においてメサ分枝200hを例にとると、発光層192より発した光は、主に左右のメサ側面201a、201bからチップ外へ出射する。上下方向に向かう光は、表面電極195と基板とに吸収されてしまうからである。このことから分かるように、チップ表面180にメサ部200を形成している理由は、光出射面(メサ斜面)の面積を増やすことによって光を効率良くチップ外へ取り出すためである。

【0005】

【発明が解決しようとする課題】 しかしながら、上記メサ部200の構造は、図6に示したように横方向のメサ分枝199a、199bと縦方向のメサ分枝200a、…、200hとを単に交差させただけであるため、各メサ分枝の長手方向の長さが比較的長くなっている。このため各メサ分枝200a、…、200h内で長手方向(図7では前後方向)に発せられた光は、大部分が先端(例えば、先端201c)まで届かず、無効発光となる。この結果、上記従来のLEDは、外部量子効率が悪いという問題がある。

【0006】 そこで、この発明の目的は、無効発光を減少させて外部量子効率を改善できる発光ダイオードを提供することにある。

【0007】

【課題を解決するための手段】 上記目的を達成するために、この発明の発光ダイオードは、半導体チップの表面に、発光層を含む半導体層と表面電極とが順に積層され、上記発光層が発した光を上記半導体層のうち上記表面電極で覆われていない部分からチップ外へ光を出射する発光ダイオードにおいて、上記表面電極は、パッド部と、上記パッド部から線状に延びる第1次の分枝と、上記第1次の分枝から分岐して線状に延びる第2次の分枝と、さらに上記第2次の分枝から分岐して線状に延びる第3次の分枝を少なくとも有し、上記半導体層は、上記表面電極のパターンに沿って設けられ、上記チップ表面で突起したメサ状をなしていることを特徴としている。

【0008】 また、この発明の発光ダイオードは、半導体チップの表面に、発光層を含む半導体層と表面電極とが順に積層され、上記発光層が発した光を上記半導体層のうち上記表面電極で覆われていない部分からチップ外

へ光を出射する発光ダイオードにおいて、上記表面電極は、パッド部と、上記パッド部から線状に延びる第1次の分枝と、上記第1次の分枝から分岐して線状に延びる第2次の分枝と、さらに上記第2次の分枝から分岐して線状に延びる第3次の分枝を少なくとも有し、上記半導体層は、上記表面電極の最高次の分枝の先端毎に設けられ、それぞれ上記チップ表面で突起したメサ状をなしていることを特徴としている。

【0009】また、上記表面電極の最高次の分枝の先端と上記半導体層とは電氣的に接触している一方、上記表面電極の残りの部分と上記半導体層とは電氣的に接触していないのが望ましい。

【0010】

【作用】この発明は、本発明者による次の考察により創出された。図9を用いて本発明の原理を説明する。

【0011】図5(a), (b)は、半導体層表面1が平坦な発光ダイオードを上方、側方からみたところを模式的に示している(簡単のため、表面電極を省略している。)。発光点Lから発せられた光のうち表面1に略垂直に入射した光pはチップ外へ出射する(実際には、表面電極によって遮られる。)。しかし、斜めに入射した光qは全反射のためチップ外へ出射せず無効となる。次に、同図(c), (d)は、図7, 8に示した従来のLEDの如く、表面にストライプ状のメサ分枝2を有する発光ダイオードの場合を示している。この場合、発光点Mから発せられた光のうち、上方へ向かう光rだけでなく側方へ向かう光s, tもチップ外へ出射する。しかし、既に述べたように、メサ分枝2の長手方向に向かう光u, vはチップ外へ出射せずロスとなる。これに対して、図5(e), (f)に示すように、本発明の如く、メサ分枝320が高次に分岐している場合は、メサ分枝3の長手方向の長さが比較的短くなっている。したがって、発光点Nから発せられた光のうち、上方へ向かう光fと側方へ向かう光i, gだけでなく、メサ分枝の長手方向に発せられた光hが先端3aに容易に到達し、出射される。したがって、従来に比して無効発光が減少して、外部量子効率が約1.5倍に改善される。

【0012】また、上記表面電極の最高次の分枝の先端と上記半導体層とは電氣的に接触している一方、上記表面電極の残りの部分と上記半導体層とは電氣的に接触していない場合、上記半導体層のうち上記表面電極の上記先端直下の部分が発光点となる。したがって、発光点から発せられた光が光出射面(メサ斜面)に容易に到達し、この結果、さらに外部量子効率が改善される。

【0013】なお、この発明は、AlGaInP系LEDだけでなく、一般のAlGaAs系、GaP系、ZnSe系(ZnCdSe系)、ZnS系、GaN系、SiC系LEDなどに適用される。これにより、各種LEDの特性向上が図られる。

【0014】

【実施例】以下、この発明の発光ダイオードを実施例により詳細に説明する。

【0015】図1は第1実施例のAlGaInP系LEDのチップ表面を示している。図1に示すように、チップ表面30には表面電極16と発光層を含む半導体層31とからなるメサ部100が設けられている。表面電極16のパターン(メサ部100のパターンと略等しい)は、ワイヤボンドのための略矩形状のパッド部18を中央に備えている。このパッド部18から対角方向に直線状に第1次の分枝19a, 19b, 19c, 19dが延びている。第1次の分枝19a, 19b, 19c, 19dは、互いに同一線幅、同一長さ(図中に斜線を施した範囲)となっている。各第1次の分枝19a, 19b, 19c, 19dの先端からそれぞれ三方向に第2次の分枝20a, 20b, 20cが分岐して延びている。第1次の分枝と第2次の分枝とがなす角度は 0° または 90° となっている。なお、設計上は、各第1次の分枝19a, 19b, 19c, 19dと重なる図示しない第2次の分枝がある。第2次の分枝20a, 20b, 20cは、互いに同一線幅、同一長さとなっており、第1次の分枝に対して長さがいずれも $1/2$ となっている。また、各第2次の分枝20a, 20b, 20cの先端からそれぞれ三方向に直線状に第3次の分枝21a, 21b, 21cが分岐して延びている。第2次の分枝と第3次の分枝とがなす角度は 0° または 90° となっている。また、第3次の分枝21a, 21b, 21cは、互いに同一線幅、同一長さとなっており、第2次の分枝に対して長さがいずれも $1/2$ となっている。なお、各第1次の分枝19a, 19b, 19cの中ほどからも第3次の分枝が分岐しているが、これは各第1次の分枝19a, 19b, 19cに重なって上記図示しない第2次の分枝の先端があるためである。上記半導体層31は、表面電極16のパターンに沿って設けられ、チップ表面30で突起したメサ形状となっている。第3次の分枝21a, 21b, 21cの先端には、直下の半導体層31と接触するためのコンタクト部22a, 22b, 22cが設けられている。一方、表面電極16のうち上記コンタクト部21a, 21b, 21c以外の部分は、半導体層31と直接には接触しない状態となっている(後述する Al_2O_3 絶縁層15による)。

【0016】このように、この上記表面電極16はどの分岐においても枝別れ数が等しく、低次の分枝と高次の分枝との関係は'X'形状の4つの先端に長さが $1/2$ の'X'を組み合わせた規則的で相似な自己相似形状、すなわちフラクタル形状となっている。したがって、パターン設計を容易に行うことができる。また、高次の分枝同士が重なることなくチップ表面30の略全域を樹枝状に覆うことができる。

【0017】図2(a)~(f)はこのチップの作製過程を示している。同図(a), (c), (e)は、チップ表面30の一部(具体的には第2次の分枝20bの先端付近)を例示し、

同図(b), (d), (f)は、それぞれ同図(a), (c), (e)におけるB-B線、D-D線、F-F線矢視断面を示している。このチップは、次のようにして作製する。

①まず、同図(a), (b)に示すように、n型GaAs基板10上に、MOCVD法(有機金属化学気相成長法)により、半導体層31としてn型AlGaInPクラッド層11、アンドープAlGaInP発光層12、p型AlGaInPクラッド層13、p型GaAsコンタクト層14を順に全面に堆積し、さらにAl₂O₃絶縁層15を形成する。次に、

②次に、同図(c), (d)に示すように、この上に全面に表面電極(AuZn)16を蒸着した後、この表面電極16を先に述べたフラクタル形状にパターン化する。ここで、上記開口15a, 15b, 15cを設けた箇所がコンタクト部22a, 22b, 22cとなる。また、基板10の裏面側にも裏面電極17を全面に形成する。

③次に、同図(e), (f)に示すように、フォトリソグラフィを行って、表面電極16のパターンに沿って、Al₂O₃絶縁層15と半導体層31とを基板表面30に至るまでエッチングしてメサ状に加工する。エッチングは、ウェットエッチングでもRIBE(反応性イオンビーム・エッチング)でも良い。これにより、メサ部100を形成する(作製完了)。

【0018】上述のように、このAlGaInP系LEDは、チップ表面30をメサ部100によって樹枝状に覆い、第3次(最高次)の分枝21a, 21b, 21cの先端のコンタクト部22a, 22b, 22cでのみ表面電極16と半導体層31とを接触させている。したがって、第3次の分枝21a, 21b, 21cの先端直下の都合を発光点とすることができ、従来に比して、発光点と光出射面(メサ斜面)とを実質的に近接させることができる。これにより、無効発光を減少させることができ、外部量子効率を改善することができる。実際に特性測定を行ったところ、発光波長は570nm(黄緑色)で、外部量子効率は、2.5%であった。

【0019】なお、メサ部100は上記形状のものに限られるわけではなく、実質的にメサ斜面から光を出射するものであれば良い。例えば、図2(h)に示すように、エッチングをp型AlGaInPクラッド層13の途中までとし、アンドープAlGaInP発光層12の手前で止めても良い。また、図示は省略しているが、エッチングをアンドープAlGaInP発光層12の途中までとし、n型AlGaInPクラッド層12の手前で止めても良い。これに対して、エッチングをp型GaAsコンタクト層14までで止めたものは含まれない。p型GaAsコンタクト層14は、単に電気的特性を向上させるために設ける層であり、その斜面から光を出射しないからである。同様に、光に対して不透明な層もメサ部から除かれる。

【0020】また、同図(g)に示すように、フォトリソ

グラフィのパターンを変更することにより、メサ部100(表面電極16および半導体層31)の先端を扇形にしても良い。この扇形の方が、より発光効率が高まる。

【0021】また、パッド部18の位置はチップ表面30の中央に限定されるものではなく、周辺部にあってもよい。

【0022】また、コンタクト部22a, 22b, 22cは、第3次(最高次)の分枝21a, 21b, 21cの先端にのみ設けるのではなく、例えば、図1に示した第2次の分枝20a, 20b, 20cの midpoint にも設けても良い。この場合、電流-光変換効率自体は若干低下するが、チップ当たりのトータル発光量を増大させることができる。

【0023】また、表面電極16のパターン形状は、エッチングによらず、いわゆるマスク蒸着(表面電極16と同じ形状の開口部を有するメタルマスクを用いて蒸着する)により形成しても良い。

【0024】また、表面電極16や裏面電極17を上記半導体層31をメサ・エッチングする前に設けるのではなく、上記半導体層31をメサ・エッチングした後に設けるようにしても良い。

【0025】また、LEDの材料はAlGaInPに限定されるものでなく、AlGaAs, GaAsP, GaP, AlGaIn, GaInAsPなどのIII-V族化合物半導体、ZnCdS, ZnCdSe, ZnCdSeTeなどのII-VI族化合物半導体、CuAlS, CuGaS, CuInSなどのカルコパイライト系半導体などであってもよい。

【0026】また、基板材料はGaAsに限定されるものではなく、GaP, InP, サファイアなどでも良く、発光波長に対して不透明であっても透明であっても良い。基板の導電型はn型でもp型でも良い。

【0027】また、この実施例ではチップ表面30側のみに分岐を有する表面電極16を設けたが、発光波長に対し透明な基板を用いる場合は、基板裏面側の表面電極17にも分岐を設ける。これにより、光出射効率をさらに向上させることができる。

【0028】また、発光層12界面の接合はダブルヘテロ接合に限定されるものでなく、シングルヘテロ接合、ホモ接合であってもよい。

【0029】また、各半導体層11, ..., 14をMOCVD法(有機金属化学気相成長法)で形成したが、MBE法(分子線エピタキシ法)、VPE法(気相成長法)、LPE法(液相成長法)などで形成してもよい。pn接合は、結晶成長時に作り込むほか、結晶成長後にドーパントを拡散して形成してもよい。

【0030】また、表面電極(p側電極)16の材料として、AuZn, InAu, Cr/Au, Mo/Au, Ti/Pt/Au, Au, Al, In, ITO(錫添加酸化インジウム), InO₂, SnO₂およびこれらの積層膜を採用することができる。一方、裏面電極(n側電極)17の材料として、AuGe/Ni, AuSn, AuSi, Mo/Au, Au, Al, In, ITOおよび

これらの積層膜を採用することができる。

【0031】図3は第2実施例のZnCdSe系LEDを示している。同図(a)はチップ表面の全体を示し、同図(b)はその一部(1つのメサ部付近)を例示している。また、同図(c)は同図(b)におけるC-C線断面を示している。

【0032】同図(a)に示すように、このLEDは、チップ表面50に表面電極47と、発光層を含む半導体層51からなる複数のメサ部57a, 57b, 57c, ...を備えている。表面電極47のパターンは、第1実施例と同様に、ワイヤボンドのための略矩形状のパッド部52を中央に備えている。このパッド部52から対角方向に直線状に第1次の分枝53a, 53b, 53c, 53dが延びている。第1次の分枝53a, 53b, 53c, 53dは、互いに同一線幅、同一長さ(図中に斜線を施した範囲)となっている。各第1次の分枝53a, 53b, 53c, 53dの先端からそれぞれ三方向に第2次の分枝54a, 54b, 54cが分岐して延びている。第1次の分枝と第2次の分枝とがなす角度は 0° または 90° となっている。なお、設計上は、各第1次の分枝53a, 53b, 53c, 53dと重なる図示しない第2次の分枝がある。第2次の分枝54a, 54b, 54cは、互いに同一線幅、同一長さとなっている。また、各第2次の分枝54a, 54b, 54cの先端からそれぞれ三方向に直線状に第3次の分枝55a, 55b, 55cが分岐して延びている。第2次の分枝と第3次の分枝とがなす角度は 0° または 90° となっている。また、第3次の分枝55a, 55b, 55cは、互いに同一線幅、同一長さとなっている。なお、各第1次の分枝53a, 53b, 53cの中ほどからも第3次の分枝が分岐しているが、これは各第1次の分枝53a, 53b, 53cに重なって上記図示しない第2次の分枝の先端があるためである。また、分枝の次数が高くなるにつれて、各次の分枝の長さは次第に短くなり、各次の分枝の線幅は次第に狭くなっている。上記半導体層51は、表面電極47の第3次(最高次)の分枝55a, 55b, 55cの先端毎に設けられ、それぞれチップ表面50で突起したメサ形状となっている。第3次の分枝55a, 55b, 55cの先端には、直下の半導体層51と接触するためのコンタクト部56a, 56b, 56cが設けられている。一方、表面電極47のうち上記コンタクト部55a, 55b, 55c以外の部分は、半導体層51と直接には接触しない状態となっている(後述する Al_2O_3 絶縁層46による)。

【0033】このチップは、次のようにして作製する。
①まず、同図(c)に示すように、n型GaAs基板40上に、MBE法により、半導体層51としてn型InGaAsバッファ層41、n型ZnSeクラッド層42、アンドープ $\text{Zn}_{1-x}\text{Cd}_x\text{Se}$ ($x=0.2$)歪量子井戸発光層43、p型ZnSeクラッド層44、p型GaAsコンタクト層45を順に全面に堆積する。

②次に、フォトリソグラフィを行って、上記p型ZnSe

クラッド層44を円錐台状にエッチングして加工して、メサ部57を形成する。

③フォトレジストを除去した後、この上に、 Al_2O_3 絶縁層46を形成する。そして、フォトリソグラフィによって、 Al_2O_3 絶縁層46のうちメサ部57の上面に相当する箇所に開口45aを形成する。

④次に、この上に全面に表面電極47を蒸着した後、この表面電極47を先に述べたフラクタル形状にパターン化する。ここで、上記開口45aを設けた箇所がコンタクト部56となる。また、基板40の裏面側にも裏面電極48を全面に形成する(作製完了)。

【0034】このように、このLEDでは、発光層43を含む半導体層51を表面電極47の第3次(最高次)の分枝55の先端毎にメサ状に設けているので、発光層43が第3次の分枝55が存しない向きへ発した光だけでなく、第3次の分枝55が存する向き(図3(b), (c)において右側)に発した光を大部分有効にチップ外へ出射することができる。すなわち、発光点の周りをメサ斜面が取り巻いているので、発光点とメサ斜面とを第1実施例に比して実質的にさらに近接させることができる。したがって、発光層43が発した光を環状のメサ斜面を通して効率良くチップ外へ出射することができ、第1実施例のLEDに比して、さらに外部量子効率を高めることができる。

【0035】なお、基板材料はGaAsに限定されるものではなく、ZnSeなどでも良く、発光波長に対して不透明であっても透明であってもよい。基板の導電型はn型でもp型でもよい。

【0036】また、LEDの材料は、ZnCdSeに限定されるものではなく、 AlGaInP 、 AlGaAs 、 GaAsP 、 GaP 、 AlGaN 、 GaInAsP などのIII-V族化合物半導体、ZnSe、ZnCdS Se、ZnCdSeTeなどのII-VI族化合物半導体、 CuAlS Se 、 CuGaS Se などのカルコパイライト系半導体であってもよい。

【0037】また、発光層43は $\text{Zn}_{1-x}\text{Cd}_x\text{Se}$ ($x=0.2$)としたが、 x の値は特に限定されるものではなく、例えば、 $x=0$ のZnSeであっても良い。また、発光層はn型ZnSe/ZnCdSe多重量子井戸構造であっても良い。

【0038】また、バッファ層41はn型InGaAsとしたが、n型ZnS Seであっても良く、n型ZnS/ZnSe歪超格子層であっても良い。

【0039】また、各半導体層41, ..., 45をMBE法で形成したが、MOCVD法、VPE法、LPE法などで形成してもよい。pn接合は、結晶成長時に作り込むほか、結晶成長後にドーパントを拡散して形成してもよい。

【0040】図4は第3実施例の AlGaInP 系LEDを示している。同図(a)はチップ表面の全体を示し、同図(b)はその一部(1つのメサ部付近)を例示している。

また、同図(c)は同図(b)におけるC-C線断面を示している。

【0041】同図(a)に示すように、このLEDは、チップ表面90に表面電極76と、発光層を含む半導体層91からなる複数のメサ部86a、86b、86c、…を備えている。上記表面電極76は、略矩形状のパッド部81と、第1次の分枝82a、82bと、第2次の分枝83a、83b、83c、83d、83e、83f、83g、83hと、各第2次の分枝83a、…、83hから分岐した第3次の分岐84a、84b、84c、84d、84e、84f、84g、84hを有している。すなわち、パッド部81を通るチップ側面に平行な直線上に第1次の分枝82a、82bを設け、この第1次の分枝82a、82bに垂直に第2次の分枝83a、…、83hを8本設けている。さらに各第2次の分枝83a、…、83hに垂直に第3次の分枝84a、…、84hを8本設けている。なお、この第3次の分枝は、パッド部81に重なる部分では実際には形成していない。上記半導体層91(すなわちメサ部86a、…)は、表面電極76の第3次(最高次)の分枝86a、…の先端毎に、それぞれ円柱状に突起した形状となっている。第3次の分枝84a、84b、84c、…の先端には、直下の半導体層91と接触するためのコンタクト部85a、85b、85c、…が設けられている。

【0042】このチップは、次のようにして作製する。
①まず、同図(c)に示すように、n型GaAs基板70の表面を選択的にエッチングして、各メサ部86を形成すべき箇所に円柱状の突起70aを形成する。

②次に、この上に、MOCVD法により、半導体層91としてn型AlGaInPクラッド層71、アンドープAlGaInP発光層72、p型AlGaInPクラッド層73、p型GaAsコンタクト層74、n型GaAs電流阻止層75を順に全面に堆積する。これにより、突起70aの箇所に、突起したメサ部86を形成する。このとき、メサ側面79では、他の部分(平坦部)よりも各層71、72、73の厚みが薄くなる。

③次に、フォトリソグラフィを行って、n型GaAs電流阻止層75を選択的にエッチングして、上記突起70a上の部分に開口85を形成し、この開口85内にp型GaAsコンタクト層74を露出させる。

④次に、表面電極76を全面に蒸着する。フォトリソグラフィを行って、表面電極76、n型GaAs電流阻止層75およびp型GaAsコンタクト層74を図示のパターンに加工する。最後に、基板70の裏面に裏面電極77を形成する(作製完了)。

【0043】このようにして作製した場合、メサ側面79で各層71、72、73の厚みが薄いことから、この部分の電気抵抗が平坦部の電気抵抗よりも大きくなっている。この結果、発光層72のうち上記突起70a上部分のみが発光する。したがって、第2実施例と同様に、発光点と光出射面(メサ側面)79との距離を実質的に近

接させることができ、発光層72aが発した光を効率良くチップ外へ出射することができる。

【0044】また、この第3実施例のように突起70a形成後に半導体層91を設ける場合、第1、第2実施例のように半導体層31、51形成後に突起(メサ部)を形成する場合に比して、エッチング深さ、すなわちメサ部の高さを容易に制御することができる。エッチング対象物の組成が一種類となるからである。

【0045】なお、上記半導体層91を堆積する場合にMOCVD条件を最適化することによって、突起70aの側面への堆積がほとんど生じないようにすることができる。例えば、GaAs基板70の面方位を(001)、側面の面方位を{111}とした上、基板温度や原料ガス混合比を調節すれば良い。

【0046】

【発明の効果】以上より明らかなように、この発明の発光ダイオードは、半導体チップの表面に、発光層を含む半導体層と表面電極とが順に積層され、上記発光層が発した光を上記半導体層のうち上記表面電極で覆われていない部分からチップ外へ光を出射する発光ダイオードにおいて、上記表面電極が、パッド部と、上記パッド部から線状に延びる第1次の分枝と、上記第1次の分枝から分岐して線状に延びる第2次の分枝と、さらに上記第2次の分枝から分岐して線状に延びる第3次の分枝を少なくとも有し、上記半導体層が、上記表面電極のパターンに沿って設けられ、上記チップ表面で突起したメサ状をなしているため、発光点と光出射面とを従来に比して実質的に近接させることができる。したがって、発光層が発した光を効率良くチップ外へ出射することができ、外部量子効率を高めることができる。

【0047】また、この発明の発光ダイオードは、半導体チップの表面に、発光層を含む半導体層と表面電極とが順に積層され、上記発光層が発した光を上記半導体層のうち上記表面電極で覆われていない部分からチップ外へ光を出射する発光ダイオードにおいて、上記表面電極が、パッド部と、上記パッド部から線状に延びる第1次の分枝と、上記第1次の分枝から分岐して線状に延びる第2次の分枝と、さらに上記第2次の分枝から分岐して線状に延びる第3次の分枝を少なくとも有し、上記半導体層が、上記表面電極の最高次の分枝の先端毎に設けられ、それぞれ上記チップ表面で突起したメサ状をなしているため、発光点近傍を光出射面(メサ斜面)で取り囲むことができ、発光点と光出射面とを従来に比して実質的に近接させることができる。したがって、発光層が発した光を効率良くチップ外へ出射することができ、外部量子効率を高めることができる。

【0048】また、上記表面電極の最高次の分枝の先端と上記半導体層とは電氣的に接触している一方、上記表面電極の残りの部分と上記半導体層とは電氣的に接触していない場合、上記半導体層のうち上記表面電極の上記

先端直下の部分を発光点にすることができる。したがって、発光層が発した光を光出射面(メサ斜面)に容易に到達させることができ、この結果、さらに外部量子効率を高めることができる。

【図面の簡単な説明】

【図1】 この発明の第1実施例のAlGaInP系LEDのチップ表面と断面を示す図である。

【図2】 上記LEDの作製過程を示す図である。

【図3】 この発明の第2実施例のZnCdSe系LEDのチップ表面と断面を示す図である。

【図4】 この発明の第3実施例のAlGaInP系LEDのチップ表面と断面を示す図である。

【図5】 この発明の作用を説明する図である。

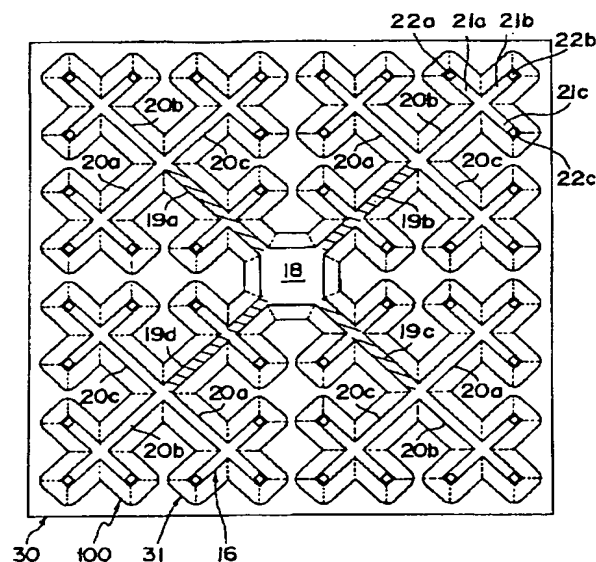
【図6】 従来のAlGaInP系LEDのチップ表面を示す図である。

【図7】 上記従来のAlGaInP系LEDのチップ断面を示す図である。

【符号の説明】

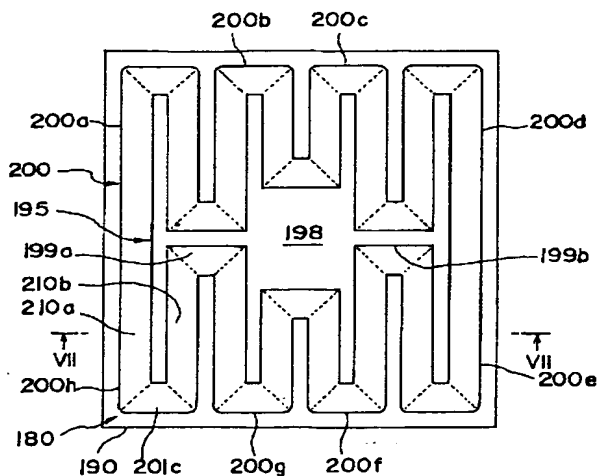
- 1 半導体層表面
- 2, 3 メサ分枝
- 3a 先端
- 10, 40, 70 n型GaAs基板
- 11, 71 n型AlGaInPクラッド層

【図1】

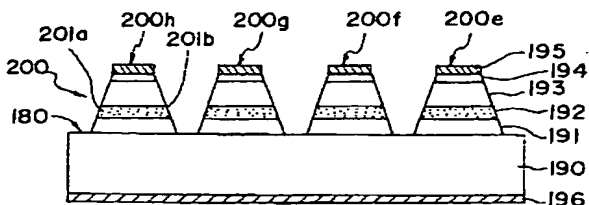


- 12, 72 アンダーブAlGaInP発光層
- 13, 73 p型AlGaInPクラッド層
- 14, 45, 74 p型GaAsコンタクト層
- 15, 46 Al₂O₃絶縁層
- 16, 47, 76 表面電極
- 17, 48, 77 裏面電極
- 18, 52, 81 パッド部
- 19a, ..., 19d, 53a, ..., 53d, 82a, 82b 第1次の分枝
- 20a, ..., 20c, 54a, ..., 54c, 83a, ..., 83h 第2次の分枝
- 21a, ..., 21c, 55a, ..., 55c, 84a, ..., 84h 第3次の分枝
- 22a, ..., 22c, 56, 56a, ..., 56c, 85, 85a, ... コンタクト部
- 30, 50, 90 チップ表面
- 31, 51, 91 半導体層
- 41 n型InGaAsバッファ層
- 42 n型ZnSeクラッド層
- 43 アンダーブZnCdSe歪量子井戸型発光層
- 44 p型ZnSeクラッド層
- 57, 57a, ..., 57c, 86, 86a, ..., 100 メサ部
- 75 n型GaAs電流阻止層

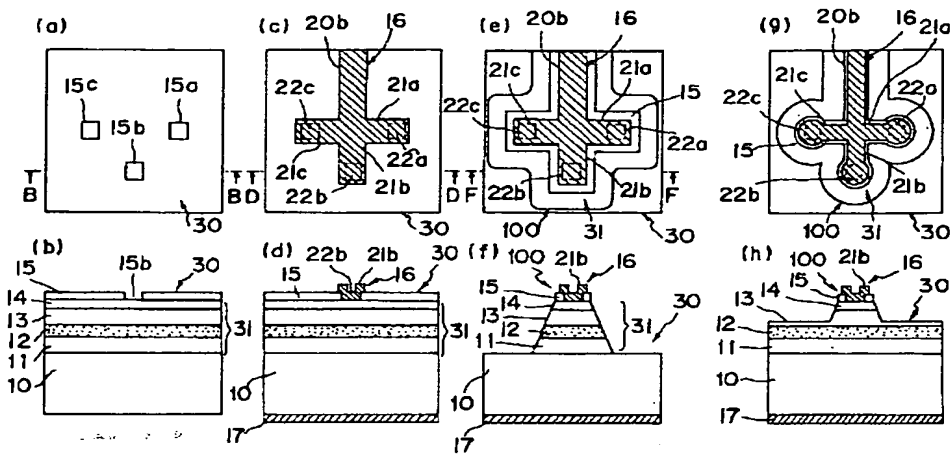
【図6】



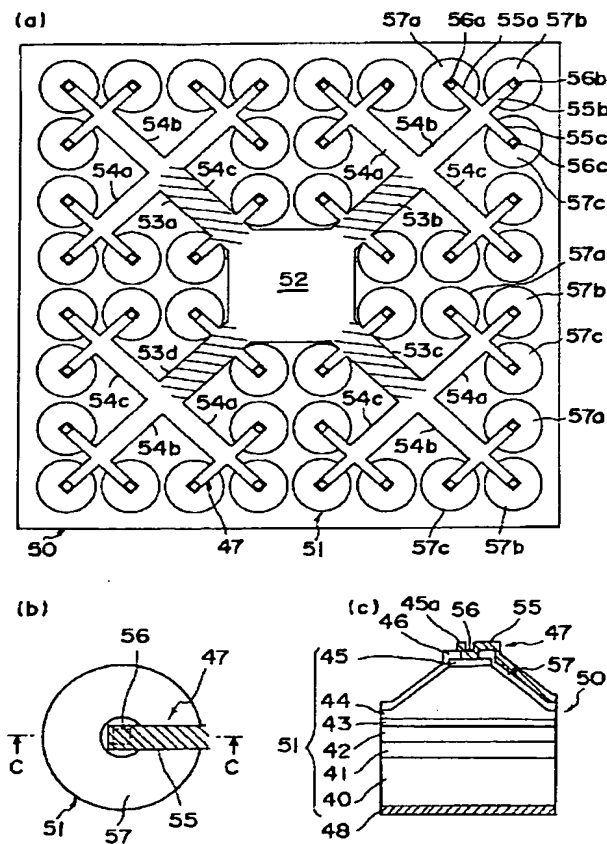
【図7】



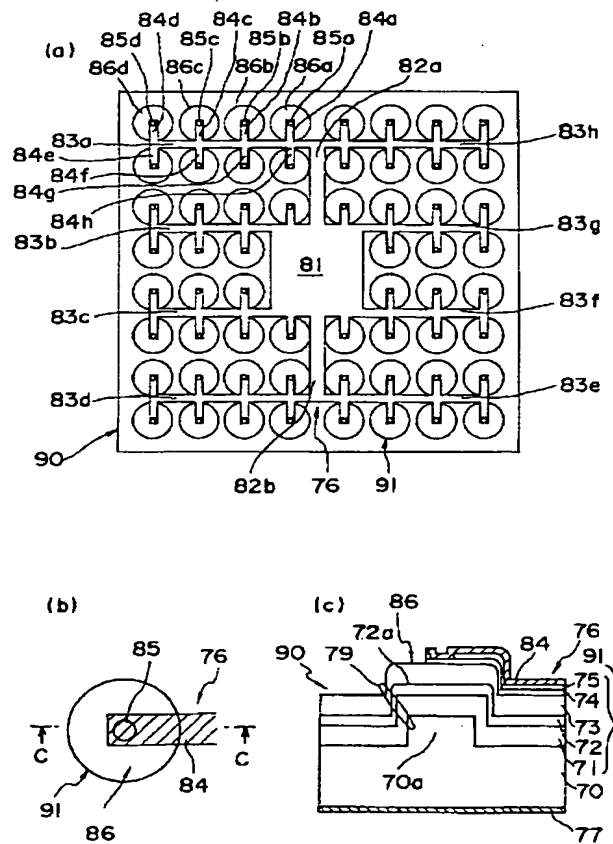
【図2】



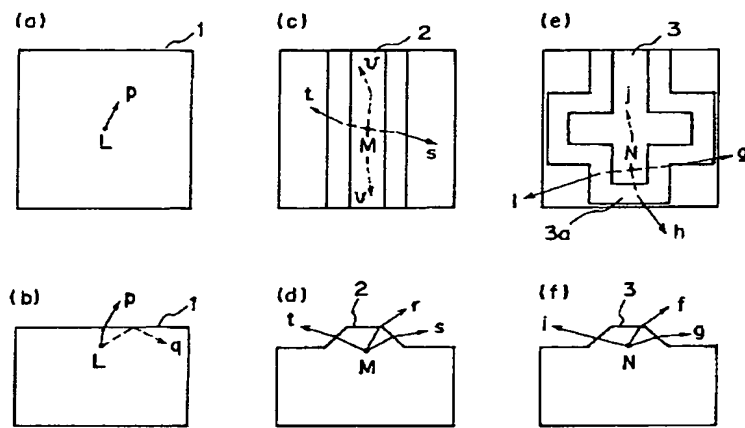
【図3】



【図4】



【図5】



フロントページの続き

(72) 発明者 松本 晃広
 大阪府大阪市阿倍野区長池町22番22号 シ
 ャープ株式会社内

(72) 発明者 中津 弘志
 大阪府大阪市阿倍野区長池町22番22号 シ
 ャープ株式会社内